

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-244743

(43)Date of publication of application : 07.09.2001

(51)Int.CI.

H03B 5/32
G06F 1/02

(21)Application number : 2000-051469

(22)Date of filing : 28.02.2000

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

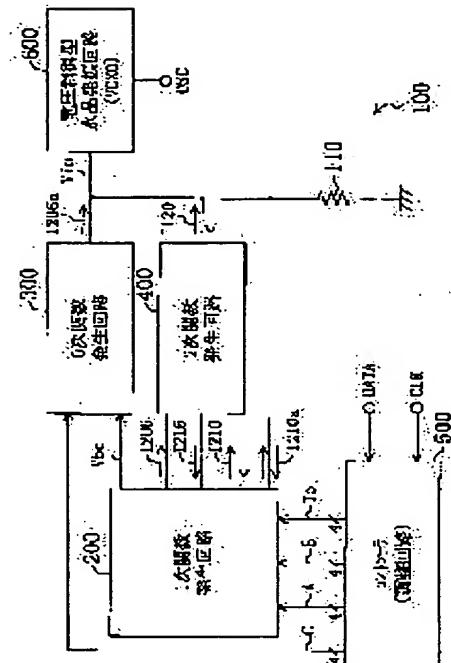
(72)Inventor : MIKI YOSHIFUMI

(54) QUADRATIC FUNCTION GENERATOR AND TCXO CONTROLLER USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a TCXO (temperature compensated crystal oscillation) which is controller so that it can be operated at a low power supply voltage.

SOLUTION: The TCXO controller 100, operated at a low-voltage power supply of about 2.0 V, consists of a linear frequency generating circuit 200 to generate currents I210, I210a proportional to a difference between an ambient temperature T and a reference temperature T₀, a 0-the order function generating circuit 300 to generate a fixed current I206a nearly constant with respect to the ambient temperature T, a quadratic function generating circuit 400 that uses the current I210 to generate a current I120 proportional to a square of the difference between the ambient temperature T and the reference temperature T₀, a controller (adjustment circuit) 500 to adjust the currents I210, I210a, I206a, and I120, a current-voltage conversion resistor 110 that converts a sum of the currents I210a, I206a, and I120 into a control voltage Vin, and a voltage controlled crystal oscillator circuit (VCXO) 600 that controls the oscillated frequency according to the voltage Vin, having a temperature characteristic of a quasi-cubic function.



LEGAL STATUS

[Date of request for examination] 11.04.2002

[Date of sending the examiner's decision of rejection] 02.03.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

AM

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-244743

(P2001-244743A)

(43)公開日 平成13年9月7日(2001.9.7)

(51) Int.Cl.⁷

H 03 B 5/32
G 06 F 1/02

識別記号

F I

H 03 B 5/32
G 06 F 1/02

テ-マート(参考)

A 5 J 0 7 9

審査請求 未請求 請求項の数8 OL (全17頁)

(21)出願番号 特願2000-51469(P2000-51469)

(22)出願日 平成12年2月28日(2000.2.28)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 三木 祥文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100077931

弁理士 前田 弘 (外1名)

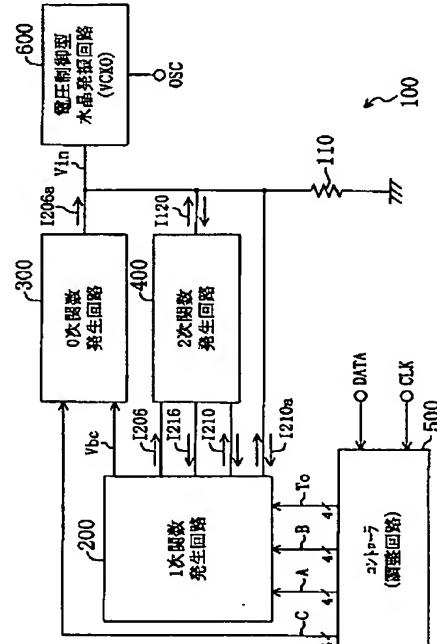
Fターム(参考) 5J079 AA04 BA02 BA42 CB01 DB01
FA02 FA11 FA12 FA21 FB00
FB01 FB05 FB09 FB31 GA02

(54)【発明の名称】 2次関数発生器及びそれを用いたTCXO制御装置

(57)【要約】

【課題】 低い電源電圧で動作可能なTCXO(温度補償型水晶発振)制御装置を実現する。

【解決手段】 周囲温度Tと基準温度T₀との差に比例する電流I₂₁₀及びI_{210a}を発生するための1次関数発生回路200と、周囲温度Tに対して略一定の固定電流I_{206a}を発生するための0次関数発生回路300と、I₂₁₀を利用して周囲温度Tと基準温度T₀との差の2乗に比例する電流I₁₂₀を発生するための2次関数発生回路400と、I₂₁₀、I_{210a}、I_{206a}及びI₁₂₀を調整するためのコントローラ(調整回路)500と、I_{210a}、I_{206a}及びI₁₂₀の和を制御電圧V_{in}に変換するための電流-電圧変換抵抗110と、擬似3次関数の温度特性を持つV_{in}に従って発振周波数を制御するための電圧制御型水晶発振回路(VCXO)600などで、約2.0Vの低電圧電源で動作可能なTCXO制御装置100を構成する。



1

〔特許請求の範囲〕

【請求項1】 周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であって、

第1のダイオードのカソード側を接地し、そのアノード側を、周囲温度に対して略一定の固定電流に接続し、その接点を演算增幅器の非反転入力端子に接続し、第2のダイオードのカソード側を接地し、そのアノード側を、第3のダイオードのカソード側に接続し、そのアノード側を周囲温度と基準温度との差に比例する電流に接続し、その接点を、コレクタが電源に接続された第1導電型の第1のトランジスタのベースに接続し、そのエミッタを、前記演算增幅器の反転入力端子と、前記演算增幅器の出力がベースに接続された第2導電型の第2のトランジスタのエミッタとに接続し、そのコレクタより前記出力電流を吐き出すことを特徴とする2次関数発生器。

【請求項2】 周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であって、

第1のダイオードのアノード側を電源に接続し、そのカソード側を、周囲温度に対して略一定の固定電流に接続し、その接点を演算增幅器の非反転入力端子に接続し、第2のダイオードのアノード側を電源に接続し、そのカソード側を、第3のダイオードのアノード側に接続し、そのカソード側を周囲温度と基準温度との差に比例する電流に接続し、その接点を、コレクタが接地された第2導電型の第1のトランジスタのベースに接続し、そのエミッタを、前記演算增幅器の反転入力端子と、前記演算增幅器の出力がベースに接続された第1導電型の第2のトランジスタのエミッタとに接続し、そのコレクタにより前記出力電流を引き込むことを特徴とする2次関数発生器。

【請求項3】 周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であって、

一端を電源に接続した抵抗の他端を、周囲温度に対して略一定の固定電流に接続し、その接点を演算增幅器の非反転入力端子及びコレクタが電源に接続された第1導電型の第1のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、その接点をコレクタが接地された第2導電型の第2のトランジスタのベースに接続し、そのエミッタを、一端が電源に接続された周囲温度に対して略一定な固定電流の他端に接続し、その接点をコレクタが電源に接続された第1導電型の第3のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、その接点を、コレクタが接地された第2導電型の第4のトランジスタのベースに接続し、そのエミッタを、前記演算增幅器の反転入力端子と、前記演算增幅器の出力がベースに接続された第1導電型の第

10

5のトランジスタのエミッタに接続し、そのコレクタを、エミッタが電源に接続された第2導電型の第6のトランジスタのベース及びコレクタに接続し、かつエミッタが電源に接続された第2導電型の第7のトランジスタのベースに接続し、そのコレクタより前記出力電流を吐き出すことを特徴とする2次関数発生器。

【請求項4】 周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であって、

一端を接地した抵抗の他端を、周囲温度に対して略一定の固定電流に接続し、その接点を演算增幅器の非反転入力端子及びコレクタが接地された第2導電型の第1のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、その接点をコレクタが電源に接続された第1導電型の第2のトランジスタのベースに接続し、そのエミッタを、一端が接地された周囲温度に対して略一定な固定電流の他端に接続し、その接点をコレクタが接地された第2導電型の第3のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、その接点を、コレクタが電源に接続された第1導電型の第4のトランジスタのベースに接続し、そのエミッタを、前記演算增幅器の反転入力端子と、前記演算增幅器の出力がベースに接続された第2導電型の第5のトランジスタのエミッタとに接続し、前記第5のトランジスタのコレクタを、エミッタが接地された第1導電型の第6のトランジスタのベース及びコレクタに接続し、かつエミッタが接地された第1導電型の第7のトランジスタのベースに接続し、そのコレクタにより前記出力電流を引き込むことを特徴とする2次関数発生器。

【請求項5】 周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であって、

一端を電源に接続した抵抗の他端をダイオードのアノード側に接続し、そのカソード側を周囲温度に対して略一定の固定電流に接続し、そのカソード側の接点をコレクタが接地された第2導電型の第1のトランジスタのベースに接続し、そのエミッタを、エミッタが電源に接続された第2導電型の第2のトランジスタのコレクタに接続し、かつその接点を演算增幅器の非反転入力端子に接続し、前記ダイオードのアノード側を第1導電型の第3のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、かつコレクタが接地された第2導電型の第4のトランジスタのベースに接続し、そのエミッタを、エミッタが電源に接続された第2導電型の第5のトランジスタのコレクタと、コレクタが電源に接続された第1導電型の第6のトランジスタのベースとに接続し、前記第3のトランジスタのコレクタをエミッタが電源に接続された第2導電型の第7のトランジスタのコレクタ及びベースに接続し、

50

かつエミッタが電源に接続された第2導電型の第8のトランジスタのベースに接続し、そのコレクタをエミッタが接地された第1導電型の第9のトランジスタのコレクタ及びベースに接続し、かつエミッタが接地された第1導電型の第10のトランジスタのベースに接続し、そのコレクタを前記第6のトランジスタのエミッタに接続し、かつコレクタが接地された第2導電型の第11のトランジスタのベースに接続し、そのエミッタを前記演算增幅器の反転入力端子に接続し、かつベースが前記演算增幅器の出力に接続された第1導電型の第12のトランジスタのエミッタに接続し、そのコレクタを、エミッタが電源に接続された第2導電型の第13のトランジスタのベース及びコレクタに接続し、かつ前記第2のトランジスタのベースに接続し、かつ前記第5のトランジスタのベースと、エミッタが電源に接続された第2導電型の第14のトランジスタのベースとに接続し、そのコレクタより前記出力電流を吐き出すことを特徴とする2次関数発生器。

【請求項6】周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器であつて、

一端を接地した抵抗の他端をダイオードのカソード側に接続し、そのアノード側を周囲温度に対して略一定の固定電流に接続し、その接点をコレクタが電源に接続された第1導電型の第1のトランジスタのベースに接続し、そのエミッタを、エミッタが接地された第1導電型の第2のトランジスタのコレクタに接続し、かつ演算増幅器の非反転入力端子に接続し、前記ダイオードのカソード側を第2導電型の第3のトランジスタのベースに接続し、そのエミッタを、周囲温度と基準温度との差に比例する電流に接続し、かつコレクタが電源に接続された第1導電型の第4のトランジスタのベースに接続し、そのエミッタを、エミッタが接地された第1導電型の第5のトランジスタのコレクタと、コレクタが接地された第2導電型の第6のトランジスタのベースとに接続し、前記第3のトランジスタのコレクタをエミッタが接地された第1導電型の第7のトランジスタのコレクタ及びベースに接続し、かつエミッタが接地された第1導電型の第8のトランジスタのベースに接続し、そのコレクタをエミッタが電源に接続された第2導電型の第9のトランジスタのコレクタ及びベースに接続し、かつエミッタが電源に接続された第2導電型の第10のトランジスタのベースに接続し、そのコレクタを前記第6のトランジスタのエミッタに接続し、かつコレクタが電源に接続された第2導電型の第11のトランジスタのベースに接続し、そのエミッタを前記演算増幅器の反転入力端子に接続し、かつベースが前記演算増幅器の出力に接続された第2導電型の第12のトランジスタのエミッタに接続し、そのコレクタを、エミッタが接地された第1導電型の第13のトランジスタのベース及びコレクタに接続し、かつ前

記第2のトランジスタのベースに接続し、かつ前記第5のトランジスタのベースと、エミッタが接地された第1導電型の第14のトランジスタのベースとに接続し、そのコレクタにより前記出力電流を引き込むことを特徴とする2次関数発生器。

【請求項7】周囲温度に対して略一定の固定電流を発生するための0次関数発生回路と、

周囲温度と基準温度との差に比例する電流を発生するための1次関数発生回路と、

周囲温度と基準温度との差の2乗に比例する電流を発生するための2次関数発生回路と、

前記0次関数発生回路、前記1次関数発生回路及び前記2次関数発生回路の各々の出力電流を調整するためのコントローラと、

前記0次関数発生回路、前記1次関数発生回路及び前記2次関数発生回路の各々の出力電流の和を電圧に変換するための手段と、

前記変換により得られた電圧に従って発振周波数を制御するための電圧制御型水晶発振回路とを備えたことを特徴とするTCXO制御装置。

【請求項8】請求項7記載のTCXO制御装置において、

前記2次関数発生回路は、請求項1～6のうちのいずれかに記載の2次関数発生器を有することを特徴とするTCXO制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、周囲温度と基準温度との差の2乗に比例した出力電流を発生するための2次関数発生器と、それを用いたTCXO（温度補償型水晶発振）制御装置とに関するものである。

【0002】

【従来の技術】水晶発振回路のフリーラン発振周波数は、水晶発振子の物理的構造から、周囲温度の変化に対して略3次関数で表された大きな変動をする。特開平9-153104号公報には、この変動を補償するためのTCXO制御装置が開示されている。同公報によれば、周囲温度と基準温度との差の3乗に比例した出力電流を発生するための3次関数発生回路を利用して3次関数の制御電圧を生成し、その電圧を電圧制御型水晶発振回路（VCXO）に入力する。

【0003】

【発明が解決しようとする課題】上記従来のTCXO制御装置では、電源電圧が低い場合には、特に低温において3次関数発生回路が動作しなくなり、理想3次関数からの誤差が大きくなるという課題があった。具体的には、周囲温度と基準温度との差に比例する電流を3個のダイオードの直列回路に流す必要があったため、各ダイオードの順方向電圧が約0.7Vなので、電流源に0.3Vだけ必要と考えると、3次関数発生回路は2.4V

以上の電源電圧を要するものであった。

【0004】本発明の目的は、低い電源電圧で動作可能なTCXO制御装置を実現することにある。

【0005】本発明の他の目的は、同TCXO制御装置に好適に用いられる2次関数発生器を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するため、本発明のTCXO制御装置は、0次関数発生回路と、1次関数発生回路と、2次関数発生回路との各々の出力電流から疑似3次関数の温度特性を持つ制御電圧を生成し、この電圧に応じて水晶発振周波数を制御することとしたものである。同TCXO制御装置に好適に用いられる2次関数発生器の種々の形態については後述するが、3次関数発生回路に代えて2次関数発生回路を採用することにより、ある形態によれば、少なくとも1個のダイオードの順方向電圧、すなわち約0.7Vだけは電源電圧が低減される。

【0007】

【発明の実施の形態】図1は、本発明に係る2次関数発生器の構成例を示している。図1の2次関数発生器10は、周囲温度Tと基準温度Toとの差の2乗に比例した出力電流Iを負荷12へ吐き出すものであって、第1のダイオードD11のカソード側を接地し、そのアノード側を、周囲温度Tに対して略一定の固定電流Ioに接続し、その接点を演算増幅器11の非反転入力端子に接続し、第2のダイオードD12のカソード側を接地し、そのアノード側を、第3のダイオードD13のカソード側に接続し、そのアノード側を周囲温度Tと基準温度Toとの差に比例する電流Itに接続し、その接点を、コレクタが電源Vccに接続されたNPN型の第1のトランジスタQ11のベースに接続し、そのエミッタを、演算増幅器11の反転入力端子と、演算増幅器11の出力がベースに接続されたPNP型の第2のトランジスタQ12のエミッタとに接続し、そのコレクタより出力電流Iを吐き出すように構成されている。

【0008】図1において、D11に流れる電流Ioは周囲温度Tに対して略一定な固定電流であり、D12及びD13に流れる電流Itは周囲温度Tと基準温度Toとの差に比例し、

$$It = Io \times (T - To)$$

で表される。

【0009】D11のアノードの電位V11は、kをボルツマン定数、qを電子の電荷量、Isを飽和電流とすると、

$$V11 = kT/q \times \ln (Io/Is)$$

で表される。また、D13のアノードの電位V12は、

$$V12 = 2kT/q \times \ln (It/Is)$$

と表される。ここで、Q11のベース・エミッタ間電圧をVbe11とすると、Q12のエミッタの電位V13

は、

$$\begin{aligned} V13 &= V12 - Vbe11 \\ &= 2kT/q \times \ln (It/Is) \\ &\quad - kT/q \times \ln (I/Is) \end{aligned}$$

となる。

【0010】ここで、演算増幅器11のゲインが高いと、負帰還がかかるので、非反転入力端子の電圧V11と反転入力端子の電圧V13とは等しいとみなせる。よって、V11 = V13より、

$$I = Io \times (T - To)^2$$

となり、出力電流Iは周囲温度Tと基準温度Toとの差の2乗に比例する。しかも、D12及びD13の順方向電圧は各々約0.7Vなので、Itを構成するために0.3Vだけ必要と考えても、図1の回路は約1.7Vの低電圧Vccで動作可能である。なお、上記説明におけるIo及びItの構成の仕方については後で詳しく説明する。

【0011】図2は、本発明に係る2次関数発生器の他の構成例を示している。図2の2次関数発生器20は、周囲温度Tと基準温度Toとの差の2乗に比例した出力電流Iを負荷22から引き込むもの(図1に対する相補形)であって、第1のダイオードD21のアノード側を電源Vccに接続し、そのカソード側を、周囲温度Tに対して略一定の固定電流Ioに接続し、その接点を演算増幅器21の非反転入力端子に接続し、第2のダイオードD22のアノード側を電源Vccに接続し、そのカソード側を、第3のダイオードD23のアノード側に接続し、そのカソード側を周囲温度Tと基準温度Toとの差に比例する電流Itに接続し、その接点を、コレクタが接地されたPNP型の第1のトランジスタQ21のベースに接続し、そのエミッタを、演算増幅器21の反転入力端子と、演算増幅器21の出力がベースに接続されたNPN型の第2のトランジスタQ22のエミッタとに接続し、そのコレクタにより出力電流Iを引き込むよう構成されている。

【0012】図2において、D21に流れる電流Ioは周囲温度Tに対して略一定な固定電流であり、D22及びD23に流れる電流Itは周囲温度Tと基準温度Toとの差に比例し、

$$It = Io \times (T - To)$$

で表される。

【0013】D21のカソードの電位V21は、kをボルツマン定数、qを電子の電荷量、Isを飽和電流とすると、

$$V21 = Vcc - kT/q \times \ln (Io/Is)$$

で表される。また、D23のカソードの電位V22は、

$$V22 = Vcc - 2kT/q \times \ln (It/Is)$$

と表される。ここで、Q21のベース・エミッタ間電圧をVbe21とすると、Q22のエミッタの電位V23は、

$$\begin{aligned}V_{23} &= V_{22} + V_{be21} \\&= V_{cc} - 2kT/q \times \ln(I_t/I_s) \\&\quad + kT/q \times \ln(I/I_s)\end{aligned}$$

となる。

【0014】ここで、演算増幅器21のゲインが高いと、負帰還がかかっているので、非反転入力端子の電圧V21と反転入力端子の電圧V23とは等しいとみなせる。よって、 $V_{21} = V_{23}$ より、

$$I = I_o \times (T - T_0)^2$$

となり、出力電流Iは周囲温度Tと基準温度T₀との差の2乗に比例する。しかも、D22及びD23の順方向電圧は各々約0.7Vなので、I_tを構成するために0.3Vだけ必要と考えても、図2の回路は約1.7Vの低電圧V_{cc}で動作可能である。

【0015】図3は、本発明に係る2次関数発生器の更に他の構成例を示している。図3の2次関数発生器30は、周囲温度Tと基準温度T₀との差の2乗に比例した出力電流Iを負荷32へ吐き出すものであって、一端を電源V_{cc}に接続した抵抗R31の他端を、周囲温度Tに対して略一定の固定電流I_oに接続し、その接点を演算増幅器31の非反転入力端子及びコレクタが電源V_{cc}に接続されたNPN型の第1のトランジスタQ31のベースに接続し、そのエミッタを、周囲温度Tと基準温度T₀との差に比例する電流I_tに接続し、その接点をコレクタが接地されたPNP型の第2のトランジスタQ32のベースに接続し、そのエミッタを、一端が電源V_{cc}に接続された周囲温度Tに対して略一定な固定電流I_oの他端に接続し、その接点をコレクタが電源V_{cc}*

$$\begin{aligned}V_{32} &= V_{31} - V_{be31} \\&= V_{cc} - I_o \times R31 - kT/q \times \ln(I_t/I_s)\end{aligned}$$

と表される。Q32のエミッタには電流I_oが流れるので、Q32のベース・エミッタ間電圧をV_{be32}とす※

$$\begin{aligned}V_{33} &= V_{32} + V_{be32} \\&= V_{cc} - I_o \times R31 - kT/q \times \ln(I_t/I_s) \\&\quad + kT/q \times \ln(I_o/I_s)\end{aligned}$$

となる。Q33のエミッタには電流I_tが流れるので、Q33のベース・エミッタ間電圧をV_{be33}とする★

$$\begin{aligned}V_{34} &= V_{33} - V_{be33} \\&= V_{cc} - I_o \times R31 - 2kT/q \times \ln(I_t/I_s) \\&\quad + kT/q \times \ln(I_o/I_s)\end{aligned}$$

となる。Q34のエミッタに流れる電流は、Q36のコレクタに流れる電流に等しく、この電流はQ37のコレクタに流れる電流Iに等しいので、Q34のベース・エ★

$$\begin{aligned}V_{35} &= V_{34} + V_{be34} \\&= V_{cc} - I_o \times R31 - 2kT/q \times \ln(I_t/I_s) \\&\quad + kT/q \times \ln(I_o/I_s) + kT/q \times \ln(I/I_s)\end{aligned}$$

となる。

【0018】ここで、演算増幅器31のゲインが高いと、負帰還がかかっているので、非反転入力端子の電圧V31と反転入力端子の電圧V35とは等しいとみなせ

*に接続されたNPN型の第3のトランジスタQ33のベースに接続し、そのエミッタを、周囲温度Tと基準温度T₀との差に比例する電流I_tに接続し、その接点を、コレクタが接地されたPNP型の第4のトランジスタQ34のベースに接続し、そのエミッタを、演算増幅器31の反転入力端子と、演算増幅器31の出力がベースに接続されたNPN型の第5のトランジスタQ35のエミッタに接続し、そのコレクタを、エミッタが電源V_{cc}に接続されたPNP型の第6のトランジスタQ36のベース及びコレクタに接続し、かつエミッタが電源V_{cc}に接続されたPNP型の第7のトランジスタQ37のベースに接続し、そのコレクタより出力電流Iを吐き出すように構成されている。

【0016】図3において、R31に流れる電流I_o及びQ32のエミッタに流れる電流I_oは、周囲温度Tに対して略一定な固定電流である。Q31のエミッタに流れる電流I_t及びQ33のエミッタに流れる電流I_tは、周囲温度Tと基準温度T₀との差に比例し、

$$I_t = I_o (T - T_0)$$

で表される。

【0017】Q31のベースの電位V31は、
 $V_{31} = V_{cc} - I_o \times R31$
 で表される。また、Q32のベースの電位V32は、Q31のベース・エミッタ間電圧をV_{be31}とし、kをボルツマン定数、qを電子の電荷量、I_sを飽和電流とすると、

※ると、Q33のベースの電位V33は、

★と、Q34のベースの電位V34は、

☆ミッタ間電圧をV_{be34}とすると、Q35のエミッタの電位V35は、

る。よって、 $V_{31} = V_{35}$ より、
 $I = I_o \times (T - T_0)^2$

となり、出力電流Iは周囲温度Tと基準温度T₀との差の2乗に比例する。しかも、例えば $I_o \times R31 = 0$ 。

4VとなるようにR31を設定すると、Vbe31が約0.7Vなので、Itを構成するために0.3Vだけ必要と考えても、図3中の演算増幅器31の入力側回路は約1.4Vの低電圧Vccで動作可能である。ただし、Q34、Q35及びQ36の直列回路に約2.0Vを要するので、図3の回路全体は約2.0Vの低電圧Vccで動作可能である。

【0019】図4は、本発明に係る2次関数発生器の更に他の構成例を示している。図4の2次関数発生器40は、周囲温度Tと基準温度Toとの差の2乗に比例した出力電流Iを負荷42から引き込むもの(図3に対する相補形)であって、一端を接地した抵抗R41の他端を、周囲温度Tに対して略一定の固定電流Ioに接続し、その接点を演算増幅器41の非反転入力端子及びコレクタが接地されたPNP型の第1のトランジスタQ41のベースに接続し、そのエミッタを、周囲温度Tと基準温度Toとの差に比例する電流Itに接続し、その接点をコレクタが電源Vccに接続されたNPN型の第2のトランジスタQ42のベースに接続し、そのエミッタを、一端が接地された周囲温度Tに対して略一定な固定電流Ioの他端に接続し、その接点をコレクタが接地されたPNP型の第3のトランジスタQ43のベースに接続し、そのエミッタを、周囲温度Tと基準温度Toとの差に比例する電流Itに接続し、その接点を、コレクタ*

$$\begin{aligned} V42 &= V41 + Vbe41 \\ &= Io \times R41 + kT/q \times \ln(It/I_s) \end{aligned}$$

と表される。Q42のエミッタには電流Ioが流れるので、Q42のベース・エミッタ間電圧をVbe42とする※

$$\begin{aligned} V43 &= V42 - Vbe42 \\ &= Io \times R41 + kT/q \times \ln(It/I_s) \\ &\quad - kT/q \times \ln(Io/I_s) \end{aligned}$$

となる。Q43のエミッタには電流Itが流れるので、Q43のベース・エミッタ間電圧をVbe43とする★

$$\begin{aligned} V44 &= V43 + Vbe43 \\ &= Io \times R41 + 2kT/q \times \ln(It/I_s) \\ &\quad - kT/q \times \ln(Io/I_s) \end{aligned}$$

となる。Q44のエミッタに流れる電流は、Q46のコレクタに流れる電流に等しく、この電流はQ47のコレクタに流れる電流Iに等しいので、Q44のベース・エ☆

$$\begin{aligned} V45 &= V44 - Vbe44 \\ &= Io \times R41 + 2kT/q \times \ln(It/I_s) \\ &\quad - kT/q \times \ln(Io/I_s) - kT/q \times \ln(I/I_s) \end{aligned}$$

となる。

【0022】ここで、演算増幅器41のゲインが高いと、負帰還がかかっているので、非反転入力端子の電圧V41と反転入力端子の電圧V45とは等しいとみなせる。よって、V41=V45より、

$$I = Io \times (T - T_o)^2$$

となり、出力電流Iは周囲温度Tと基準温度Toとの差の2乗に比例する。しかも、例えばIo×R41=0.

*が電源Vccに接続されたNPN型の第4のトランジスタQ44のベースに接続し、そのエミッタを、演算増幅器41の反転入力端子と、演算増幅器41の出力がベースに接続されたPNP型の第5のトランジスタQ45のエミッタとに接続し、Q45のコレクタを、エミッタが接地されたNPN型の第6のトランジスタQ46のベース及びコレクタに接続し、かつエミッタが接地されたNPN型の第7のトランジスタQ47のベースに接続し、そのコレクタにより出力電流Iを引き込むように構成されている。

【0020】図4において、R41に流れる電流Io及びQ42のエミッタに流れる電流Ioは、周囲温度Tに対して略一定な固定電流である。Q41のエミッタに流れる電流It及びQ43のエミッタに流れる電流Itは、周囲温度Tと基準温度Toとの差に比例し、

$$It = Io \times (T - T_o)$$

で表される。

【0021】Q41のベースの電位V41は、
 $V41 = Io \times R41$

20 で表される。また、Q42のベースの電位V42は、Q41のベース・エミッタ間電圧をVbe41とし、kをボルツマン定数、qを電子の電荷量、Isを飽和電流とすると、

※ると、Q43のベースの電位V43は、

★と、Q44のベースの電位V44は、

★

となる。Q43のエミッタには電流Itが流れるので、

★

となる。Q44のエミッタに流れる電流は、Q46のコレクタに流れる電流に等しく、この電流はQ47のコレクタに流れる電流Iに等しいので、Q44のベース・エ☆

☆ミッタ間電圧をVbe44とすると、Q45のエミッタの電位V45は、

4VとなるようにR41を設定すると、Vbe41が約0.7Vなので、Itを構成するために0.3Vだけ必要と考えても、図4中の演算増幅器41の入力側回路は約1.4Vの低電圧Vccで動作可能である。ただし、Q54、Q55及びQ56の直列回路に約2.0Vを要するので、図4の回路全体は約2.0Vの低電圧Vccで動作可能である。

【0023】図5は、本発明に係る2次関数発生器の更

に他の構成例を示している。図5の2次関数発生器50は、周囲温度Tと基準温度T₀との差の2乗に比例した出力電流I_oを負荷52へ吐き出すものであって、一端を電源Vccに接続した抵抗R51の他端をダイオードD51のアノード側に接続し、そのカソード側を周囲温度Tに対して略一定の固定電流I_oに接続し、そのカソード側の接点をコレクタが接地されたPNP型の第1のトランジスタQ51のベースに接続し、そのエミッタを、エミッタが電源Vccに接続されたPNP型の第2のトランジスタQ52のコレクタに接続し、かつその接点を演算増幅器51の非反転入力端子に接続し、D51のアノード側をNPN型の第3のトランジスタQ53のベースに接続し、そのエミッタを、周囲温度Tと基準温度T₀との差に比例する電流I_tに接続し、かつコレクタが接地されたPNP型の第4のトランジスタQ54のベースに接続し、そのエミッタを、エミッタが電源Vccに接続されたPNP型の第5のトランジスタQ55のコレクタと、コレクタが電源Vccに接続されたNPN型の第6のトランジスタQ56のベースとに接続し、Q53のコレクタをエミッタが電源Vccに接続されたPNP型の第7のトランジスタQ57のコレクタ及びベースに接続し、かつエミッタが電源Vccに接続されたPNP型の第8のトランジスタQ58のベースに接続し、そのコレクタをエミッタが接地されたNPN型の第9のトランジスタQ59のコレクタ及びベースに接続し、かつエミッタが接地されたNPN型の第10のトランジスタQ*

$$V52 = V51 - Vbe53$$

$$= Vcc - Io \times R51 - kT/q \times \ln(I_t/I_s)$$

と表される。Q54のエミッタに流れる電流は、Q55のコレクタに流れる電流に等しく、この電流はQ64のコレクタに流れる電流に等しいので、Q54のベース※

$$V53 = V52 + Vbe54$$

$$= Vcc - Io \times R51 - kT/q \times \ln(I_t/I_s) + kT/q \times \ln(I_t/I_s)$$

となる。Q56のエミッタに流れる電流は、Q60のコレクタに流れる電流に等しく、この電流はQ59のコレクタに流れる電流に等しく、この電流はQ57のコレクタに流れる電流に等しく、この電流はQ53のエミッタ★

$$V54 = V53 - Vbe56$$

$$= Vcc - Io \times R51 - 2kT/q \times \ln(I_t/I_s) + kT/q \times \ln(I_t/I_s)$$

となる。Q61のエミッタに流れる電流は、Q63のコレクタに流れる電流に等しく、この電流はQ64のコレクタに流れる電流に等しいので、Q61のベース・エ☆

$$V55 = V54 + Vbe61$$

$$= Vcc - Io \times R51 - 2kT/q \times \ln(I_t/I_s) + 2kT/q \times \ln(I_t/I_s)$$

となる。

【0026】一方、D51のカソードの電位V56は、

$$V56 = Vcc - Io \times R51 - kT/q \times \ln(I_o)$$

* 60のベースに接続し、そのコレクタをQ56のエミッタに接続し、かつコレクタが接地されたPNP型の第1のトランジスタQ61のベースに接続し、そのエミッタを演算増幅器51の反転入力端子に接続し、かつベースが演算増幅器51の出力に接続されたNPN型の第12のトランジスタQ62のエミッタに接続し、そのコレクタを、エミッタが電源Vccに接続されたPNP型の第13のトランジスタQ63のベース及びコレクタに接続し、かつQ52のベースに接続し、かつQ55のベースと、エミッタが電源Vccに接続されたPNP型の第14のトランジスタQ64のベースとに接続し、そのコレクタより出力電流I_oを吐き出すように構成されている。

【0024】図5において、D51に流れる電流I_oは周囲温度Tに対して略一定な固定電流であり、Q53のエミッタに流れる電流I_tは周囲温度Tと基準温度T₀との差に比例し、

$$I_t = I_o \times (T - T_0)$$

で表される。

【0025】D51のアノードの電位V51は、
 $V51 = Vcc - Io \times R51$
 で表される。また、トランジスタQ53のエミッタの電位V52は、Q53のベース・エミッタ間電圧をV_{be}53とし、kをボルツマン定数、qを電子の電荷量、I_sを飽和電流とすると、

※・エミッタ間電圧をV_{be}54とすると、Q54のエミッタの電位V53は、

★に流れる電流I_tに等しいので、Q56のベース・エミッタ間電圧をV_{be}56とすると、Q56のエミッタの電位V54は、

☆ミッタ間電圧をV_{be}61とすると、Q61のエミッタの電位V55は、

となる。Q51のエミッタに流れる電流は、Q52のコレクタに流れる電流に等しく、この電流はQ64のコレクタに流れる電流に等しいので、Q51のベース・エ☆

クタに流れる電流 I に等しいので、Q51のベース・エミッタ間電圧を V_{be51} とすると、Q51のエミッタ*

$$\begin{aligned} V_{57} &= V_{56} + V_{be51} \\ &= V_{cc} - I_o \times R_{51} - kT/q \times \ln(I_o/I_s) \\ &\quad + kT/q \times \ln(I/I_s) \end{aligned}$$

となる。

【0027】ここで、演算増幅器51のゲインが高いと、負帰還がかかっているので、非反転入力端子の電圧 V_{57} と反転入力端子の電圧 V_{55} とは等しいとみなせる。よって、 $V_{55} = V_{57}$ より、

$$I = I_o \times (T - T_o)^2$$

となり、出力電流 I は周囲温度 T と基準温度 T_o との差の2乗に比例する。しかも、例えば $I_o \times R_{51} = 0.4V$ となるように R_{51} を設定すると、 V_{be53} が約 $0.7V$ なので、 I_t を構成するために $0.3V$ だけ必要と考えても、図5中の演算増幅器51の入力側回路は約 $1.4V$ の低電圧 V_{cc} で動作可能である。ただし、Q61、Q62及びQ63の直列回路に約 $2.0V$ を要するので、図5の回路全体は約 $2.0V$ の低電圧 V_{cc} で動作可能である。

【0028】図6は、本発明に係る2次関数発生器の更に他の構成例を示している。図6の2次関数発生器70は、周囲温度 T と基準温度 T_o との差の2乗に比例した出力電流 I を負荷 R_{72} から引き込むもの（図5に対する相補形）であって、一端を接地した抵抗 R_{71} の他端をダイオードD71のカソード側に接続し、そのアノード側を周囲温度 T に対して略一定の固定電流 I_o に接続し、その接点をコレクタが電源 V_{cc} に接続されたNPN型の第1のトランジスタQ71のベースに接続し、そのエミッタを、エミッタが接地されたNPN型の第2のトランジスタQ72のコレクタに接続し、かつ演算増幅器71の非反転入力端子に接続し、D71のカソード側をPNP型の第3のトランジスタQ73のベースに接続し、そのエミッタを、周囲温度 T と基準温度 T_o との差に比例する電流 I_t に接続し、かつコレクタが電源 V_{cc} に接続されたNPN型の第4のトランジスタQ74のベースに接続し、そのエミッタを、エミッタが接地されたNPN型の第5のトランジスタQ75のコレクタと、※

$$\begin{aligned} V_{72} &= V_{71} + V_{be73} \\ &= I_o \times R_{71} + kT/q \times \ln(I_t/I_s) \end{aligned}$$

と表される。Q74のエミッタに流れる電流は、Q75のコレクタに流れる電流と等しく、この電流はQ84のコレクタに流れる電流 I に等しいので、Q74のベース★

$$\begin{aligned} V_{73} &= V_{72} - V_{be74} \\ &= I_o \times R_{71} + kT/q \times \ln(I_t/I_s) \\ &\quad - kT/q \times \ln(I/I_s) \end{aligned}$$

となる。Q76のエミッタに流れる電流は、Q80のコレクタに流れる電流に等しく、この電流はQ79のコレクタに流れる電流に等しく、この電流はQ77のコレクタに流れる電流に等しく、この電流はQ73のエミッタ 50

*の電位 V_{57} は、

※コレクタが接地されたPNP型の第6のトランジスタQ76のベースとに接続し、Q73のコレクタをエミッタが接地されたNPN型の第7のトランジスタQ77のコレクタ及びベースに接続し、かつエミッタが接地されたNPN型の第8のトランジスタQ78のベースに接続し、そのコレクタをエミッタが電源 V_{cc} に接続されたPNP型の第9のトランジスタQ79のコレクタ及びベースに接続し、かつエミッタが電源 V_{cc} に接続されたPNP型の第10のトランジスタQ80のベースに接続し、そのコレクタをQ76のエミッタに接続し、かつコレクタが電源 V_{cc} に接続されたPNP型の第11のトランジスタQ81のベースに接続し、そのエミッタを演算増幅器71の反転入力端子に接続し、かつベースが演算増幅器71の出力に接続されたPNP型の第12のトランジスタQ82のエミッタに接続し、そのコレクタを、エミッタが接地されたNPN型の第13のトランジスタQ83のベース及びコレクタに接続し、かつQ72のベースに接続し、かつQ75のベースと、エミッタが接地されたNPN型の第14のトランジスタQ84のベースとに接続し、そのコレクタにより出力電流 I を引き込むように構成されている。

【0029】図6において、D71に流れる電流 I_o は周囲温度 T に対して略一定な固定電流であり、Q73のエミッタに流れる電流 I_t は周囲温度 T と基準温度 T_o との差に比例し、

$$I_t = I_o \times (T - T_o)$$

で表される。

【0030】D71のカソードの電位 V_{71} は、
 $V_{71} = I_o \times R_{71}$
 で表される。また、トランジスタQ73のエミッタの電位 V_{72} は、Q73のベース・エミッタ間電圧を V_{be73} とし、 k をボルツマン定数、 q を電子の電荷量、 I_s を飽和電流とすると、

$$V_{72} = V_{71} + V_{be73}$$

★・エミッタ間電圧を V_{be74} とすると、Q74のエミッタの電位 V_{73} は、

に流れる電流 I_t に等しいので、Q76のベース・エミッタ間電圧を V_{be76} とすると、Q76のエミッタの電位 V_{74} は、

$$\begin{aligned} V_{74} &= V_{73} + V_{be76} \\ &= I_o \times R71 + 2kT/q \times \ln(I_t/I_s) \\ &\quad - kT/q \times \ln(I/I_s) \end{aligned}$$

となる。Q81のエミッタに流れる電流は、Q83のコレクタに流れる電流に等しく、この電流はQ84のコレクタに流れる電流Iに等しいので、Q81のベース・エ*

$$\begin{aligned} V_{75} &= V_{74} - V_{be81} \\ &= I_o \times R71 + 2kT/q \times \ln(I_t/I_s) \\ &\quad - 2kT/q \times \ln(I/I_s) \end{aligned}$$

となる。

【0031】一方、D71のアノードの電位V76は、
 $V_{76} = I_o \times R71 + kT/q \times \ln(I_o/I_s)$
 となる。Q71のエミッタに流れる電流は、Q72のコ

$$\begin{aligned} V_{77} &= V_{76} - V_{be71} \\ &= I_o \times R71 + kT/q \times \ln(I_o/I_s) \\ &\quad - kT/q \times \ln(I/I_s) \end{aligned}$$

となる。

【0032】ここで、演算増幅器71のゲインが高いと、負帰還がかかっているので、非反転入力端子の電圧V77と反転入力端子の電圧V75とは等しいとみなせる。よって、 $V_{75} = V_{77}$ より、

$$I = I_o \times (T - T_0)^2$$

となり、出力電流Iは周囲温度Tと基準温度T₀との差の2乗に比例する。しかも、例えば $I_o \times R71 = 0.4V$ となるようにR71を設定すると、 V_{be73} が約0.7Vなので、 I_t を構成するために0.3Vだけ必要と考えても、図6中の演算増幅器71の入力側回路は約1.4Vの低電圧 V_{cc} で動作可能である。ただし、Q81、Q82及びQ83の直列回路に約2.0Vを要するので、図6の回路全体は約2.0Vの低電圧 V_{cc} で動作可能である。

【0033】図7は、本発明に係るTCXO制御装置の構成例を示している。図7のTCXO制御装置100は、周囲温度Tと基準温度T₀との差に比例する電流I₂₁₀及びI_{210a}を発生するための1次関数発生回路200と、周囲温度Tに対して略一定の固定電流I_{206a}を発生するための0次関数発生回路300と、I₂₁₀を利用して周囲温度Tと基準温度T₀との差の2乗に比例する電流I₁₂₀を発生するための2次関数発生回路400と、I₂₁₀、I_{210a}、I_{206a}及びI₁₂₀を調整するためのコントローラ（調整回路）500と、I_{210a}、I_{206a}及びI₁₂₀の和を制御電圧 V_{in} に変換するための電流-電圧変換抵抗110と、 V_{in} に従って発振周波数を制御するための電圧制御型水晶発振回路（VCXO）600とを備えており、約2.0Vの低電圧電源で動作可能である。

【0034】図8は、図7中の1次関数発生回路200の詳細構成例を示している。この1次関数発生回路200は、4つのブロック、すなわちバンドギャップ型電圧発生回路220、第1の電流供給回路240、第2

* ミッタ間電圧を V_{be81} とすると、Q81のエミッタの電位V75は、

10※レクタに流れる電流に等しく、この電流はトランジスタQ84のコレクタに流れる電流Iに等しいので、Q71のベース・エミッタ間電圧を V_{be71} とすると、Q71のエミッタの電位V77は、

の電流供給回路260、第3の電流供給回路280より構成される。

【0035】図9は、図8中のバンドギャップ型電流電圧発生回路220の詳細構成例を示している。図9の回路は、周囲温度Tに対して略一定な電圧 V_t を出力するものであって、2個のPNP型トランジスタ221、222と、2個のNPN型トランジスタ223、224と、2本の抵抗225、226により構成される。一方のNPN型トランジスタ223は、他方のNPN型トランジスタ224のn倍のサイズを有する。この回路は、 $V_t = 1.2V$ に調整するので、トランジスタ222の飽和電圧(0.3V)を加えて、1.5Vの低電圧 V_{cc} で動作可能である。

【0036】図10は、図8中の第1の電流供給回路240の詳細構成例を示している。図10の回路は、前記電圧 V_t を入力し、かつコントローラ500から4ビットの調整信号 T_0 を入力して、周囲温度Tに対して略一定な電流I₂₀₆、I₂₁₆、I₂₅₂を出力するものであって、演算増幅器241と、3個のNPN型トランジスタ242、250、251と、1本の抵抗243と、3個のPNP型トランジスタ244、248、249とを備えている。更に、図10の回路は、4ビット信号 T_0 に対応して、トランジスタ244のベース電圧 V_{bc} を共有する4個のPNP型トランジスタ245と、各々ベース・コレクタ間に直結された4個のNPN型トランジスタ246と、スイッチングのための4個のNPN型トランジスタ247とを備えている。

【0037】図10の回路によれば、 V_t は抵抗243で電圧-電流変換される。この電流をI₂₄₂とする。

$$I_{242} = V_t / R_{243}$$

となり、抵抗243が周囲温度Tに対して略一定な温度特性を持つ抵抗である場合、I₂₄₂は周囲温度Tに対して略一定な電流となる。したがって、 V_{bc} は周囲温

度Tに対して略一定である。吐き出し電流I₂₀₆は、トランジスタ249のコレクタ電流に等しく、この電流はトランジスタ244のコレクタ電流すなわちI₂₄₂に等しい。I₂₁₆は、I₂₀₆に等しいトランジスタ248のコレクタ電流を、トランジスタ250、251により構成されたカレントミラー回路により引き込み電流に反転させたものであって、

$$I_{216} = -I_{206}$$

が成り立つ。また、I₂₅₂も周囲温度Tに対して略一定の電流であり、T₀調整ピット(図10の場合4ピット)に応じて電流の大きさが決まり、トランジスタ247の4つのベース電圧が全てHならば最小となり、全てLならば最大となる。図8に示すように、この電流I₂₅₂は、第2の電流供給回路260の出力電流I₂₁₀の調整に供せられる。

【0038】図11は、図8中の第2の電流供給回路260の詳細構成例を示している。図11の回路は、前記ベース電圧V_{b c}を入力し、かつコントローラ500から4ピットの調整信号Aを入力して、周囲温度Tと基準温度T₀との差に比例する電流I₂₁₀を出力するものであって、4ピット信号Aに対応して、V_{b c}を共有する4個のPNP型トランジスタ261と、各々ベース・コレクタ間が直結された4個のPNP型トランジスタ262と、スイッチングのための4個のNPN型トランジスタ263とを備えている。更に、図11の回路は、3個のNPN型トランジスタ264、265、266と、*

$$\begin{aligned} I_{265} &= I_{264} \times R_{0.269} (1 + \alpha_1 (T - T_0) \\ &\quad + \beta_1 (T - T_0)^2) \\ &/ R_{0.270} (1 + \alpha_1 (T - T_0) + \beta_1 (T - T_0)^2) \\ &= I_{264} \times R_{0.269} / R_{0.270} \end{aligned}$$

となる。また、トランジスタ266のコレクタに流れる電流I₂₆₆は、抵抗271の抵抗値をR₂₇₁とする※

$$\begin{aligned} I_{266} &= I_{264} \times R_{269} / R_{271} \\ &= I_{264} \times R_{0.269} (1 + \alpha_1 (T - T_0) \\ &\quad + \beta_1 (T - T_0)^2) \\ &/ R_{0.271} (1 + \alpha_2 (T - T_0) + \beta_2 (T - T_0)^2) \end{aligned}$$

と表される。α₁、β₁が小さく、またβ₂が無視できる場合、

$$I_{266} = I_{264} \times R_{0.269} / R_{0.271} (1 + \alpha_2 (T - T_0))$$

となる。

【0041】ここで、抵抗値調整回路276について説明する。半導体集積回路上に第1の温度特性の抵抗と第2の温度特性の抵抗とを拡散形成するとき、第1の温度特性の抵抗の製法と第2の温度特性の抵抗の製法とは通常異なり、同一のマスクパターンであっても両抵抗の値は異なることがある。そこで、第2の温度特性の抵抗271、272、273を用意し、これらの抵抗を並列接続し、抵抗271、272、273の接合部に電極P3を、抵抗272の他端に電極P1を、抵抗273の他端

* 2個のPNP型トランジスタ267、268と、3本の抵抗269、270、271と、抵抗値調整回路276とを備えている。抵抗値調整回路276は、2本の抵抗272、273と、2個のツェナダイオード274、275とで構成される。

【0039】図11の回路によれば、トランジスタ264のコレクタに流れ込む電流I₂₆₄は、前記I₂₅₂と同様に、周囲温度Tに対して略一定の電流であって、A調整ピット(図11の場合4ピット)に応じて決まり、トランジスタ263の4つのベース電圧が全てHならば最小となり、全てLならば最大となる。この電流I₂₆₄をカレントミラー回路に入力し、周囲温度Tと基準温度T₀との差に比例する電流I₂₁₀を出力する。

【0040】詳細に説明すると、抵抗269に流れる電流はI₂₆₄なので、トランジスタ265のコレクタに流れる電流I₂₆₅は、両トランジスタ264、265のベース・エミッタ間電圧の差を無視して考え、抵抗269及び270の抵抗値をそれぞれR₂₆₉及びR₂₇₀とすると、 $I_{265} = I_{264} \times R_{269} / R_{270}$ となる。抵抗269及び270と、抵抗271、272及び273とは、温度特性の異なる抵抗であり、前者の1次の温度係数をα₁、2次の温度係数をβ₁、後者の1次の温度係数をα₂、2次の温度係数をβ₂とし、基準温度T₀での各々の抵抗値をR_{0.269}、R_{0.270}、R_{0.271}、R_{0.272}、R_{0.273}と表すと、

$$I_{265} = I_{264} \times R_{0.269} (1 + \alpha_1 (T - T_0) + \beta_1 (T - T_0)^2)$$

$$= I_{264} \times R_{0.269} / R_{0.270} (1 + \alpha_1 (T - T_0) + \beta_1 (T - T_0)^2)$$

$$= I_{264} \times R_{0.269} / R_{0.270}$$

に電極P2をそれぞれ接続する。電極P3と接地との間の抵抗値は、外部に接続された測定装置で測定することができる。抵抗272及び273にはツェナダイオード274、275が接続されており、初期状態では各抵抗と接地との間の経路は遮断されている。電極P1又はP2と接地との間に電圧又は電流を印加することでツェナダイオード274、275に短絡経路を設けると、抵抗271に対して抵抗272又は273を並列接続することができ、その結果得られる合成抵抗値を抵抗270の値に概略一致させることができる。このようにして、温度特性は異なるが、抵抗値が概略等しい2種類の抵抗を半導体集積回路上に設けることができる。

【0042】上記抵抗値調整回路276を用いると、 $R_{0.270} = R_{0.271}$

と考えることができ、トランジスタ268のコレクタ電流I₂₆₈は、トランジスタ267のコレクタ電流I₂₆₇*

$$\begin{aligned} I_{210} &= I_{268} - I_{266} \\ &= I_{264} \times R_0.269 \\ &\quad / R_0.270 \times (1 - 1 / (1 + \alpha_2 (T - T_0))) \\ &\approx I_{264} \times R_0.269 / R_0.270 \times \alpha_2 (T - T_0) \end{aligned}$$

となり、I₂₁₀は周囲温度Tと基準温度T₀との差に比例する。

【0043】図12は、図8中の第3の電流供給回路280の詳細構成例を示している。図12の回路は、前記ベース電圧V_{b c}を入力し、かつコントローラ500から4ビットの調整信号Bを入力して、周囲温度Tと基準温度T₀との差に比例する電流I_{210a}を出力するものであって、4ビット信号Bに対応して、V_{b c}を共有する4個のPNP型トランジスタ281と、各々ベース・コレクタ間が直結された4個のPNP型トランジスタ282と、スイッチングのための4個のNPN型トランジスタ283とを備えている。更に、図12の回路は、3個のNPN型トランジスタ284、285、286と、2個のPNP型トランジスタ287、288と、3本の抵抗289、290、291と、抵抗値調整回路296とを備えている。抵抗値調整回路296は、2本の抵抗292、293と、2個のフェナダイオード294、295とで構成される。P4、P5及びP6は、抵抗値調整用の電極である。

【0044】図12の回路によれば、図11の回路と同様に、トランジスタ284のコレクタに流れ込む電流I₂₈₄は、周囲温度Tに対して略一定の電流であって、B調整ビット（図12の場合4ビット）に応じて決まり、トランジスタ283の4つのベース電圧が全てHならば最小となり、全てしならば最大となる。また、抵抗289及び290と、抵抗291、292及び293とは温度特性の異なる抵抗であり、I₂₈₄から、周囲温度Tと基準温度T₀との差に比例する電流I_{210a}をカレントミラー回路で生成する。

【0045】図13は、図7中の0次関数発生回路300の詳細構成例を示している。この0次関数発生回路300は、前記ベース電圧V_{b c}を入力し、かつコントローラ500から4ビットの調整信号Cを入力して、周囲温度Tに対して略一定の固定電流I_{206a}を出力するものであって、4ビット信号Cに対応して、V_{b c}を共有する4個のPNP型トランジスタ301と、各々ベース・コレクタ間が直結された4個のPNP型トランジスタ302と、スイッチングのための4個のNPN型トランジスタ303とを備えている。

【0046】図13の回路によれば、I_{206a}は、周囲温度Tに対して略一定の電流であって、C調整ビット（図13の場合4ビット）に応じて決まり、トランジスタ303の4つのベース電圧が全てHならば最小となり、全てしならば最大となる。なお、上記第1～第3の

* 65に等しいので、α2が十分に小さい時、

電流供給回路240、260、280及び0次関数発生回路300は、1.7Vの低電圧V_{c c}で動作可能である。

【0047】図14は、図7中の2次関数発生回路400の詳細構成例を示している。この2次関数発生回路400は、図5の2次関数発生器50と、図6の2次関数発生器70とを組み合わせたものであって、電流I₂₀₆、I₂₁₁₆及びI₂₁₀を入力して、周囲温度Tと基準温度T₀との差の2乗に比例する電流I₁₂₀を出力する。ここに、I₂₀₆及びI₂₁₁₆はI_tに、I₂₁₀はI_tにそれぞれ対応する。前記のとおり、2次関数発生器50、70は約2.0Vの低電圧V_{c c}で動作可能である。

【0048】図15は、図7中のコントローラ500の詳細構成例を示している。このコントローラ500は、PROM（プログラマブルリードオンリーメモリ）501と、16個のDフリップフロップからなるシフトレジスタ502とで構成される。この例によれば、CLK端子のクロック信号で同期をとりながら、DATA端子よりシリアルのデータ信号を入力し、A、B、C、T₀調整ビットの信号の状態を決め、これをPROM501に書き込むことができる。つまり、コントローラ500に入力するデータ信号に応じて上記電流I_{210a}、I_{206a}及びI₁₂₀が変化し、電流-電圧変換抵抗110により、所望の疑似3次関数の特性を持つ制御電圧V_{i n}を生成できる（図7参照）。このとき、制御電圧V_{i n}は近似的に、

$$V_{in} = -\alpha (T - T_i)^3 + \beta (T - T_i) + \gamma$$

と表すことが可能で、A、B、C、T₀調整ビットがα、β、γ、T_iにそれぞれ対応する。

【0049】図16は、図7中の電圧制御型水晶発振回路600の詳細構成例を示している。この回路は、コルピッツ型の発振回路であって、バリキャップダイオード601と、水晶発振子602と、4本の抵抗603、604、608、609と、2個のコンデンサ605、606と、NPN型トランジスタ607と、1個のカップリングコンデンサ610と、定電圧源611とで構成されている。この回路では、制御電圧V_{i n}に応じてバリキャップダイオード601の容量が変化し、発振周波数が変化する。つまり、コルピッツ型発振回路の温度特性を打ち消すように、疑似3次関数の温度特性を持つ制御電圧V_{i n}を与えることによって、水晶発振周波数の温度補償を実現できる。なお、図16の例ではトランジスタ607のコレクタからOSC出力が導出されている

が、当該トランジスタ607のエミッタからOSC出力を導出するようにしてもよい。

【0050】図17(a)～(e)は、図7中の各ノードにおける電圧・電流の温度特性を示している。図17(a)に示すように、1次関数発生回路100が吐き出す電流I206と、0次関数発生回路200が吐き出す電流I206aとは、いずれも周囲温度Tに対して略一定の(正の)固定電流である。図17(b)に示すように、1次関数発生回路100が引き込む電流I216は、周囲温度Tに対して略一定の(負の)固定電流である。図17(c)に示すように、1次関数発生回路100が吐き出したり引き込んだりする電流I210, I210aは、周囲温度Tと基準温度Toとの差に比例する。また、図17(d)に示すように、2次関数発生回路300が吐き出したり引き込んだりする電流I120は、周囲温度Tと基準温度Toとの差の2乗に比例する。その結果、I206a、I210a及びI120の和から生成された制御電圧Vinは、図17(e)に示すように、疑似3次関数の温度特性を持つこととなる。

【0051】なお、図7中の2次関数発生回路300として、図1の2次関数発生器10と図2の2次関数発生器20との組み合わせや、あるいは図3の2次関数発生器30と図4の2次関数発生器40との組み合わせを採用することも可能である。

【0052】

【発明の効果】以上説明してきたとおり、本発明によれば、0次関数発生回路と、1次関数発生回路と、2次関数発生回路との各々の出力電流から疑似3次関数の温度特性を持つ制御電圧を生成し、この電圧に応じて水晶発振周波数を制御することとしたので、低い電源電圧で動作可能なTCXO制御装置を実現することができる。

【図面の簡単な説明】

【図1】本発明に係る2次関数発生器の構成例を示す回路図である。

【図2】本発明に係る2次関数発生器の他の構成例を示す回路図である。

【図3】本発明に係る2次関数発生器の更に他の構成例を示す回路図である。

【図4】本発明に係る2次関数発生器の更に他の構成例を示す回路図である。

【図5】本発明に係る2次関数発生器の更に他の構成例を示す回路図である。

【図6】本発明に係る2次関数発生器の更に他の構成例を示す回路図である。

【図7】本発明に係るTCXO制御装置の構成例を示すブロック図である。

【図8】図7中の1次関数発生回路の詳細構成例を示すブロック図である。

【図9】図8中のバンドギャップ型電流電圧発生回路の詳細構成例を示す回路図である。

【図10】図8中の第1の電流供給回路の詳細構成例を示す回路図である。

【図11】図8中の第2の電流供給回路の詳細構成例を示す回路図である。

【図12】図8中の第3の電流供給回路の詳細構成例を示す回路図である。

【図13】図7中の0次関数発生回路の詳細構成例を示す回路図である。

【図14】図7中の2次関数発生回路の詳細構成例を示す回路図である。

【図15】図7中のコントローラの詳細構成例を示す回路図である。

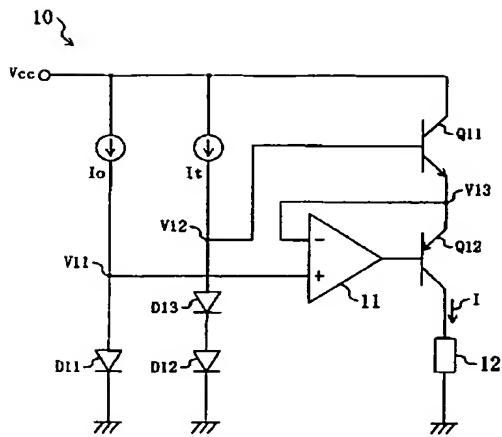
【図16】図7中の電圧制御型水晶発振回路の詳細構成例を示す回路図である。

【図17】図7中の各ノードにおける電圧・電流の温度特性図である。

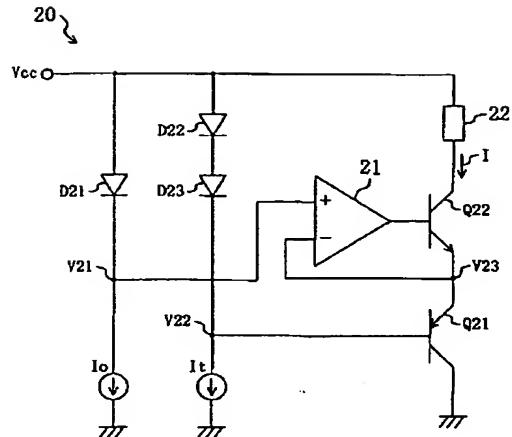
【符号の説明】

- 10, 20, 30, 40, 50, 70 2次関数発生器
- 100 TCXO制御装置
- 110 電流-電圧変換抵抗
- 200 1次関数発生回路
- 300 0次関数発生回路
- 400 2次関数発生回路
- 500 コントローラ(調整回路)
- 600 電圧制御型水晶発振回路(VCXO)

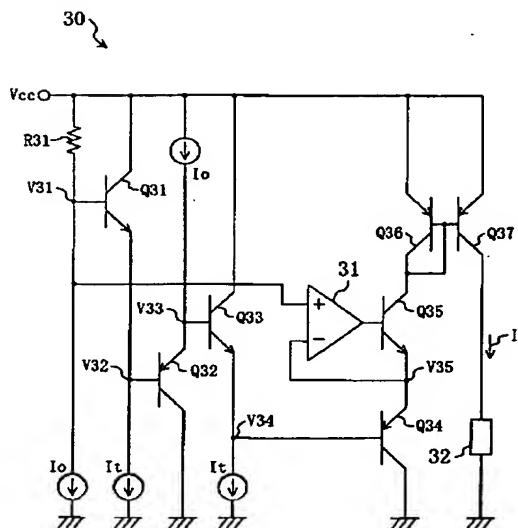
【図1】



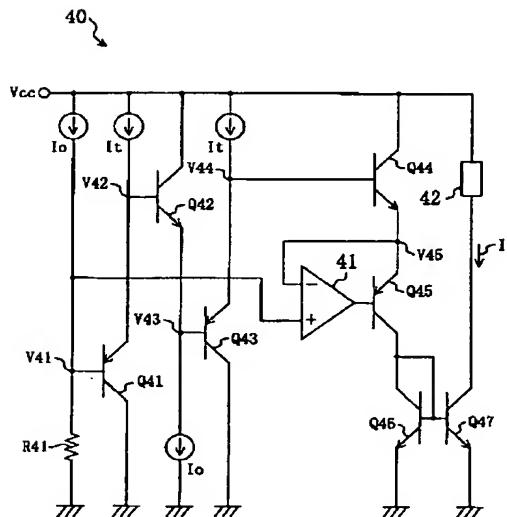
【図2】



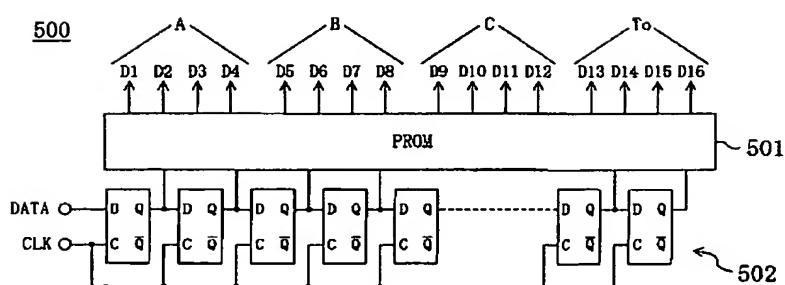
【図3】



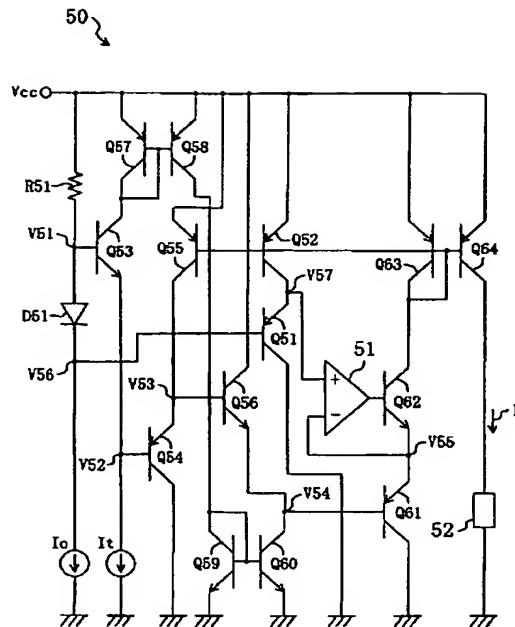
【図4】



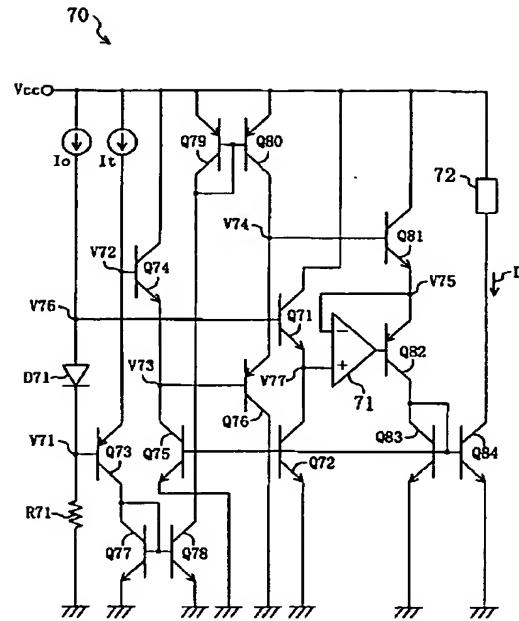
【図15】



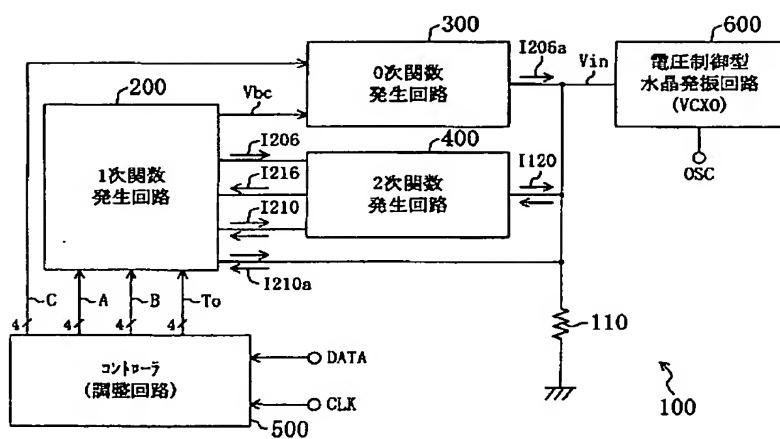
【図5】



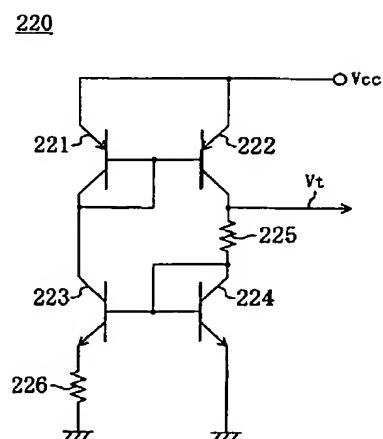
【図6】



【図7】

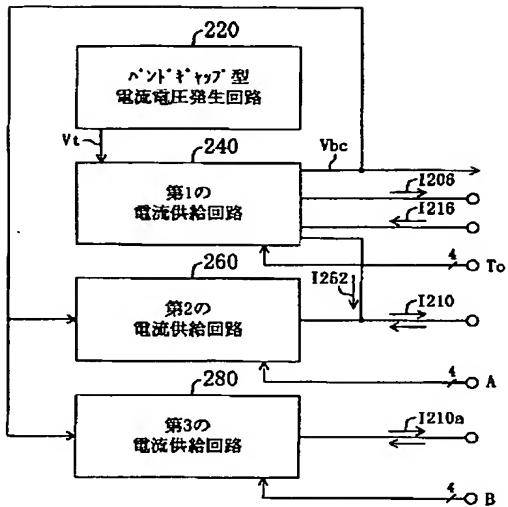


【図9】

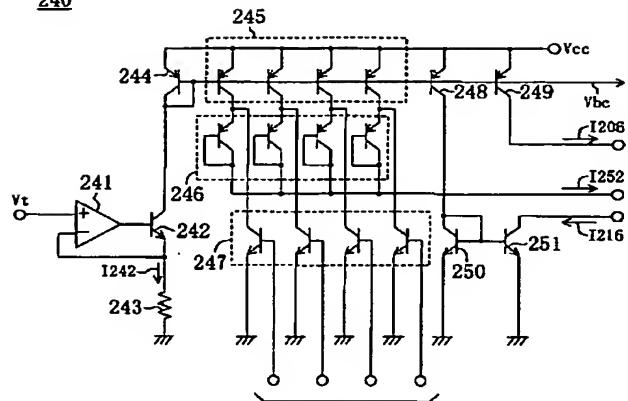


【図8】

200

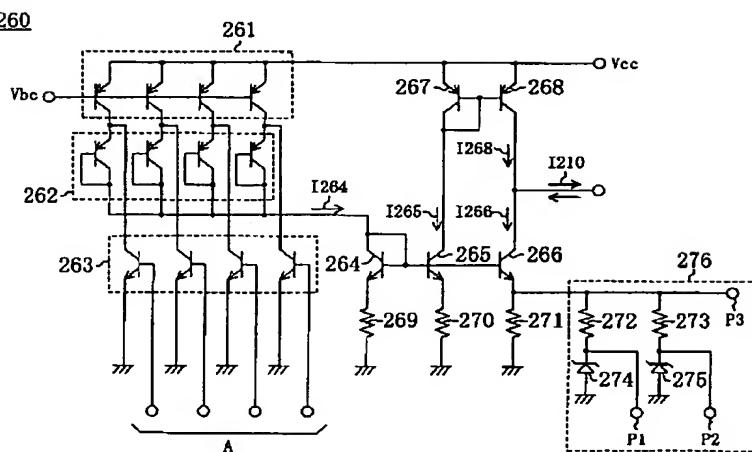


240



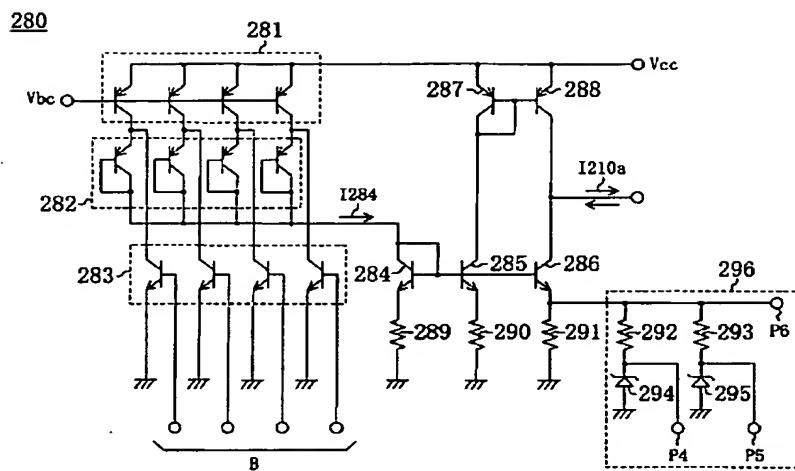
【図10】

260

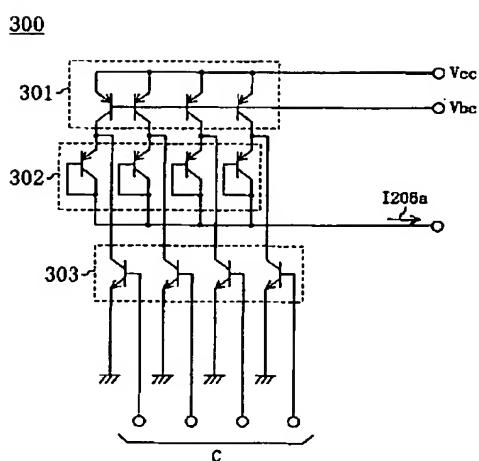


【図11】

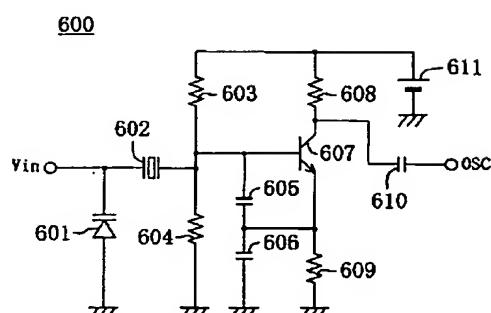
〔図12〕



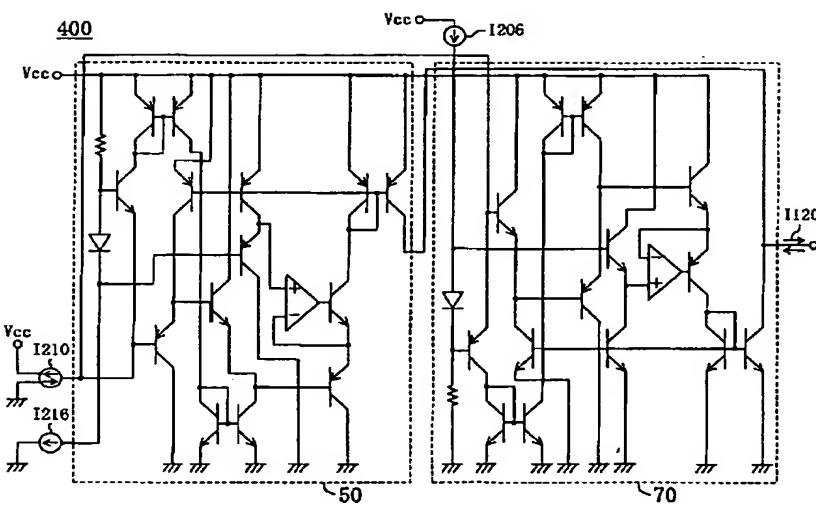
[図13]



[図16]



[図14]



[図17]

